

文章编号:1007-2780(2015)05-0801-06

TFT 有源层刻蚀均匀性和电学性质的研究

王守坤*, 袁剑峰, 郭总杰, 郭会斌, 刘 杰,

郑云友, 负向南, 李升玄, 邵喜斌

(北京京东方显示技术有限公司, 北京 100176)

摘要:对 TFT 制作工艺中, TFT 有源层刻蚀均匀性与电学性质进行分析研究。通过扫描电子显微镜, 电学测试设备对样品进行分析。结果显示沟道有源层的刻蚀功率, 气体比例及刻蚀压强对有源层的刻蚀均匀性都有较大影响, 并会影响 TFT 电学特性的均匀性。通过适当降低刻蚀功率及反应气体 SF_6/Cl_2 的比例, 同时, 降低反应压强, 可以改善有源层刻蚀的均匀性。从而, TFT 电学特性的均匀性得到优化。

关键词:薄膜晶体管; 加强型阴极耦合等离子体; 有源层; 非晶硅膜; 均匀性

中图分类号: TN321.5 **文献标识码:** A **doi:** 10.3788/YJYXS20153005.0801

Analysis of etching uniformity of active layers and electrical characteristics of thin film transistor electrode

WANG Shou-kun*, YUAN Jian-feng, GUO Zong-jie, GUO Hui-bin, LIU Jie,

ZHENG Yun-you, YUN Xiang-nan, LI Sheng-xuan, SHAO Xi-bin

(Process Development Department, BOE Display Technology Co. Ltd, Beijing 100176, China)

Abstract: Active layers(a-Si) were etched by enhance cathode couple plasma(ECCP) and used as electronic channels in the thin film transistors. The uniformity of active layers and electrical characteristics were studied. The obtained samples were characterized by scanning electron microscopy (SEM) and electronic parameter measurement. The etching power, gas ratio and etching pressure played an important role in uniformity of active layers, which can cause the issue about TFT electrical characteristics. The uniformity of active layers can be improved by reduced the ratio about etching power ratio (source power/bias power) and reaction gas ratio (SF_6/Cl_2), meanwhile, reaction pressure was also reduced. Therefore, the uniformity of TFT electrical characteristics can also be improved.

Key words: TFT; ECCP; active layers; a-Si films; uniformity

1 引 言

目前,液晶显示(LCD)以其薄体积,宽视角,高清晰等优点,已被广泛地应用于各种大尺寸液晶显示领域^[1-2]。然而,随着基板制作尺寸的增加,TFT 器件的均匀性也面临着巨大挑战,特别是作为 TFT 有源层的 a-Si 薄膜,如果达不到最优化,其电学性质会严重影响液晶显示器的图像显示质量和产品良率,因而引起众多研究工作者的关注^[3]。

本文主要对 TFT 有源层沟道的形成工艺进行研究分析,特别是讨论不同的刻蚀工艺参数对有源层刻蚀均匀性的影响,并通过 TFT 电学性质进行确认,给出改善建议,提高产品性能。

2 实 验

2.1 样品制备及反应机理

实验采用东电公司(TEL)的 ECCP 模式离子刻蚀干刻设备,玻璃基板为 2 500 mm×2 200 mm 的超薄玻璃基板,以 SF₆/Cl₂ 为刻蚀气体,进行 TFT 有源层的 a-Si 刻蚀,实验条件采用正交实验,以反应气体 SF₆/Cl₂ 的比例,压强和功率比例(source/bias)为 3 因子,进行 3 水平正交实验,正交实验条件如表 1,表中 1 mT=133. 322 mPa。

表 1 样品正交实验因素和水平
Tab. 1 Orthogonal matrix test factors&levels of samples

实验条件			
Process Factor	Level 1	Level 2	Level 3
Power	3/1	4/2	5/3
Gas(SF ₆ /Cl ₂)	26/25	18/33	11/40
Pressure/mT	70	90	110

样品第一次光刻形成栅极层(gate),然后通过化学气相沉积(PECVD)形成栅极绝缘层(g-SiNs)、半导体非晶硅有源层(a-Si)和掺杂接触层(n⁺ a-Si);第二次光刻形成 TFT 有源图案层,在这道工序进行有源层导电沟道刻蚀的正交测试,条件如表 2,刻蚀设备原理示意图如图 1;第三次光刻形成沟道绝缘层(PVX)和过孔(via hole);最后一次光刻形

成像素电极。通过上述的 4 次光刻完成样品的制备。图 2 为 FFS-TFT 结构截面示意图。

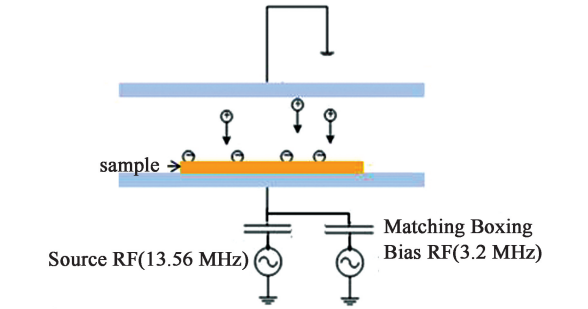


图 1 刻蚀设备截面示意图
Fig. 1 Cross-sectional view of the dry etch system

表 2 样品正交实验
Tab. 2 Orthogonal matrix of samples

实验条件			
Sample	Power Ratio (Source/Bias)	Gas Ratio (SF ₆ /Cl ₂)	Pressure/mT
A	3/1	26/25	70
B	3/1	18/33	90
C	3/1	11/40	110
D	4/2	26/25	90
E	4/2	18/33	110
F	4/2	11/40	70
G	5/3	26/25	110
H	5/3	18/33	70
I	5/3	11/40	90

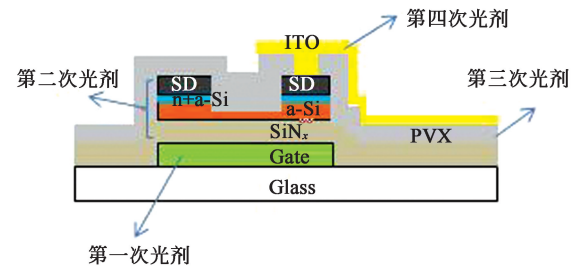


图 2 TFT 结构截面图
Fig. 2 Cross-sectional view of TFT

2.2 分析测试

SEM (scanning electron microscope): 扫描式电子显微镜,利用此设备可对样品进行高倍率

的表面形貌和截面形貌分析。测试原理为发射高速电子轰击物质表面,被激发的区域将产生二次电子、俄歇电子、特征 X 射线和连续谱 X 射线、背散射电子、透射电子等粒子,利用电子和物质的相互作用,可获取被测样品本身的各种物理、化学性质的信息,如形貌、组成、晶体结构、电子结构和内部电场或磁场等等。

EPM (electronic parameter measurement): EPM 相当于一个大型的精确万用表,可以测量 TFT 器件在暗态和光照环境下的电压、电流、电阻、电容和阈值电压等多种电学参数,这样就可以得出 TFT-LCD 面板的像素区域和周边 TEG 区域的 I - V 曲线。从而对产品的电学特性进行监控和整体评估。

3 实验测试结果

3.1 TFT 有源层 a-Si 导电沟道测试结果

由于有源层刻蚀工艺的关键参数是刻蚀功率、反应气体及压强,并且样品采用尺寸较大的玻璃基板进行制备,所以确定上述刻蚀条件对样品 a-Si 导电沟道的刻蚀量及刻蚀均匀性的影响,本文通过 SEM 测试对样品进行分析。为保证样品的取样准确,对玻璃基板上的取样位置进行标记切割,取样位置包括角点,边缘点和中心点,SEM 样品在玻璃基板的选取位置如图 3。

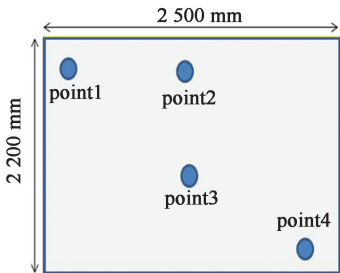


图 3 样品取样位置
Fig.3 Test points of samples

图 4 为样品 TFT 有源层导电沟道 SEM 测试结果。其中,图 4-1,为样品 TFT 俯视图,虚线所示为样品截面图的切割位置示意线;图 4-2,为正常样品的沟道截面图,TFT 导电沟道 a-Si 刻蚀工艺后的膜层厚度为正常条件;图 4-3,为 TFT 导电沟道 a-Si 刻蚀过量后的样品截面图;图 4-4,为 TFT 导电沟道 a-Si 未进行刻蚀或刻蚀量不足的截面图。

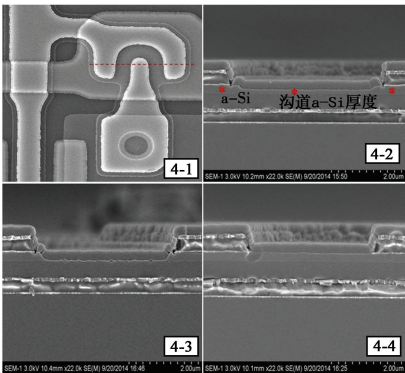


图 4 样品 TFT SEM 结果
Fig.4 TFT SEM Test Results of Samples

图 5 和图 6,分别是样品的有源层 a-Si 沟道刻蚀厚度和沟道剩余厚度的 SEM 分析结果。从图 5 可知,样品 I 的刻蚀均匀性比较好,其他条件的样品刻蚀均匀性差异较大,譬如样品 B,C,D 和 E 在 point1 和 point4 的刻蚀量为零,即在此位置沟道刻蚀未进行,而在 point3 位置有刻蚀量过大的情况出现。从图 6 的沟道有源层的剩余厚度结果可知,样品 I 的均匀性也是最佳。

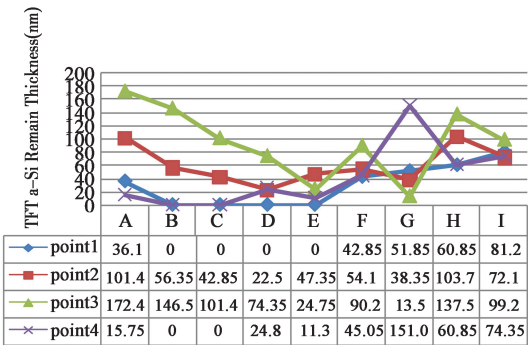


图 5 样品非晶硅刻蚀厚度
Fig.5 TFT a-Si etching thickness of samples

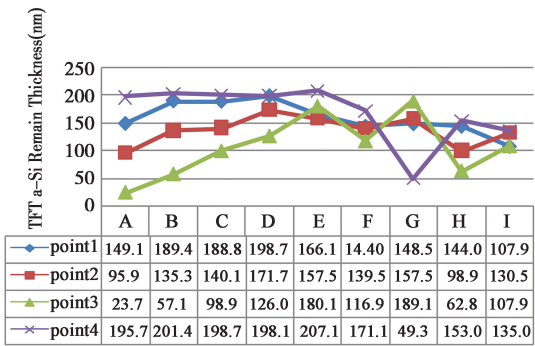


图 6 样品 TFT 沟道非晶硅剩余厚度
Fig.6 TFT a-Si remain thickness of samples

图 7 为沟道 a-Si 刻蚀的正交实验分析结果,分析可知,随着 power(source/bias)和 gas (SF₆/Cl₂) 的比例及气压的适当降低,沟道有源层的刻蚀均匀性都会改善(均一性=(最大值-最小值)/(最大值+最小值),均一性的数值越小,均匀性越好)。

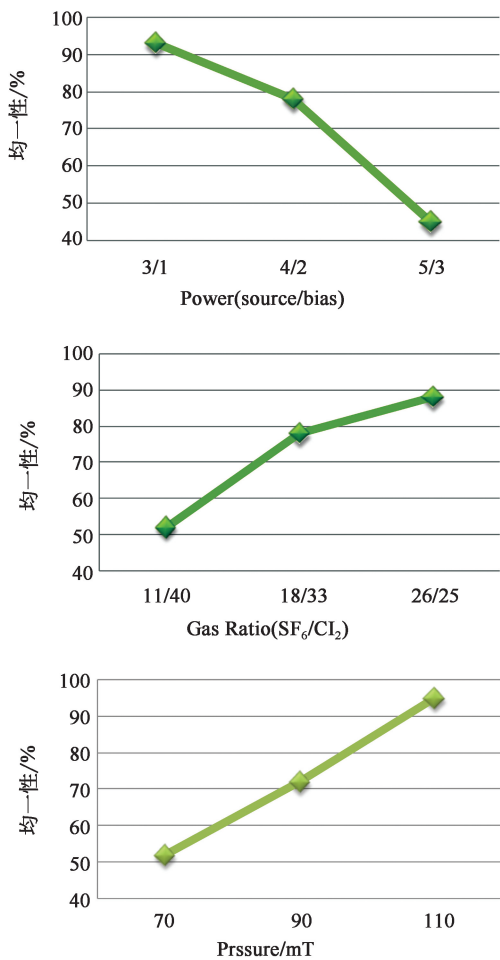


图 7 样品刻蚀均匀性的结果

Fig. 7 Etching uniformity of samples

3.2 TFT 电学特性测试结果

为确定沟道有源层厚度的均匀性对产品电学特性的影响,本文对样品进行了电学测试。图 8 和图 9 分别为样品在光照条件下的开关电流比(photo I_{on}/I_{off})和光照漏电流(photo I_{off})电学测试数据分析图表。

从图 8 和图 9 的测试结果可知,部分样品的电学测试数据为零,即 TFT 功能失效;对比图 5 和图 6 的数据可知,电学测试异常点对应于非晶硅刻蚀厚度量不足或过量点,而样品 I 的电学均

匀性与沟道厚度均匀性都较好,可见 TFT 特性与 TFT 沟道有源层非晶硅厚度密切相关^[4]。

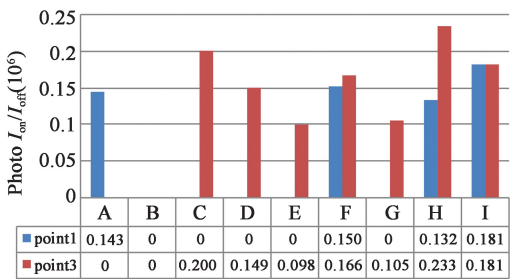


图 8 样品的光照开关电流比

Fig. 8 Photo I_{on}/I_{off} of samples

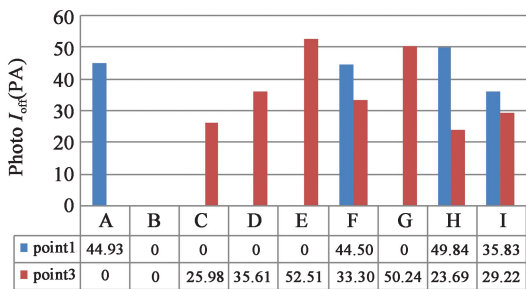


图 9 样品的光照漏电流

Fig. 9 Photo I_{off} of samples

为进一步确定样品的电学稳定性,选取开关电流测试正常的样品 F、H 和 I,并对样品的 point3 进行栅压偏应力电学测试。测试条件为正栅压+27 V,时间为 60 min。如图 10~图 12,分别为样品的正栅压偏应力 TFT 转移特性曲线。

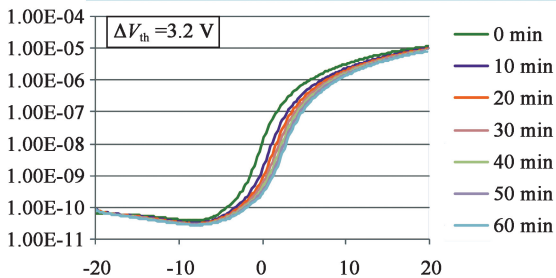


图 10 样品 F 的正栅压偏应力 TFT 转移曲线

Fig. 10 TFT transfer curves under gate positive bias stress of F sample

测试可知,在正栅压偏应力下,随着测试时间的加长,阈值电压向正向漂移,样品 I 与 F 的阈值电压(V_{th})的增加值为 3.2 V,而样品 H 的阈值电压则变化较大为 3.7 V。可见,样品 I 的稳定性

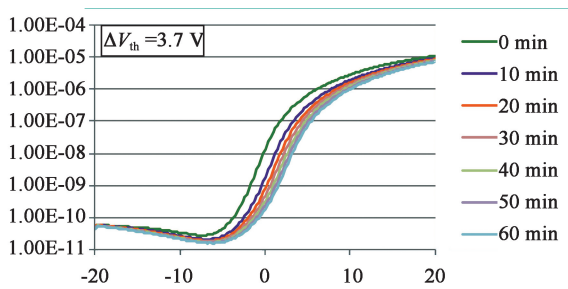


图 11 样品 H 的正栅压偏应力 TFT 转移曲线
Fig. 11 TFT transfer curves under gate positive bias stress of H sample

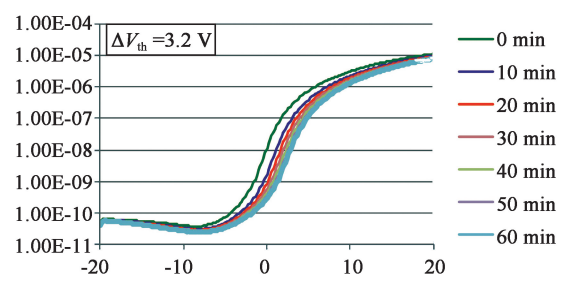
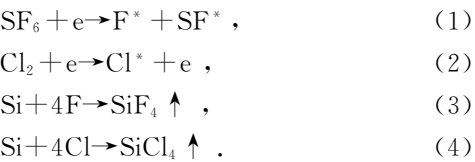


图 12 样品 I 的正栅压偏应力 TFT 转移曲线
Fig. 12 TFT transfer curves under gate positive bias stress of I sample

也较好。分析可知,样品 I 与 F 的沟道厚度基本一致,而样品 H 的沟道厚度则明显小于 I 与 F。结果显示,a-Si 的刻蚀量也影响着 TFT 阈值电压的稳定性。

4 分析与讨论

关于气体刻蚀 a-Si 有源层导电沟道的工艺原理就是在高频电场作用下,电子被电场加速并与反应气体分子发生撞击,激发或电离反应气体,产生活性基团和离子(通称为 plasma)。在 plasma 中的活性离子在电极电场的作用下,高速冲撞位于下极板上面的样品进行刻蚀,如图 1 所示。此系统中刻蚀有源层 a-Si 所发生的主要反应:



从反应式可知,SF₆ 和 Cl₂ 经过电子的碰撞产生氟和氯离子及活性离子团,最终经过垂直轰击

与化学反应生成 SiF₄ 和 SiCl₄ 析出,刻蚀形成 TFT 的有源层沟道^[3]。而此沟道是 TFT 开关的关键部分,并且沟道 a-Si 的厚度与 TFT 特性密切相关^[4-5]。本文测试可知,如果有源层的刻蚀量和均匀性没有得到控制,光照下的关态漏电流(photo I_{off})等 TFT 特性的均匀性就会有影响。所以对于 TFT 有源层的刻蚀条件要求是比较苛刻,既要保证满足量产需求的刻蚀速率的情况下不会有非晶硅的残留,又要保证刻蚀的均匀性,故有源层的刻蚀工艺条件对 TFT-LCD 的显示品质非常关键。

通过本文可以发现,适当降低 source power/bias power 的比值及反应气体 SF₆/Cl₂ 的比例,同时降低反应气体压强,对改善光照漏电流(photo I_{off})的均匀性有着明显的效果。这是由于等离子体刻蚀面积和刻蚀腔室体积条件不变,如果改变 source power/bias power 的比值(3/1,4/2,5/3),可相应的调整其刻蚀功率密度比值,而 source power 主要作用是产生并维持 plasma, bias power 可调整刻蚀离子的运动速度和轰击方向,所以适当降低 source power/bias power 功率的比值,可提高等离子在刻蚀设备腔体内的各向异性和改善刻蚀均一性;而非晶硅刻蚀的主要反应气体为 SF₆,辅助刻蚀气体为 Cl₂。适当降低 SF₆,增加 Cl₂ 的比例便于控制刻蚀率和均匀性,但是 Cl₂ 的比例不能过高,必须控制在一定比例范围内,否则,刻蚀速率会很难控制,电学特性也会变差;同时,降低压强,可以降低 plasma 的密度,从而会减小横向刻蚀量,使刻蚀的各向异性增强,有利于改善 TFT 沟道非晶硅膜层的刻蚀均一性^[6]。

所以,通过上述工艺参数的调整,a-Si 有源层的刻蚀均一性得到优化。而导电沟道 a-Si 的厚度又会影响 TFT 的电学特性。式(5)为关态漏电流的表达式^[4]:

$$I_{\text{off}} = \frac{W}{L} q \sqrt{\frac{k}{r}} T^{\frac{3}{2}} e^{-E_{\text{opt}}/(2kT)} (\mu_e + \mu_p) V_D d, \tag{5}$$

其中:W/L 为沟道宽/长,μ_e,μ_p 为电子和空穴的迁移率;V_D 源漏极电压, $\sqrt{\frac{k}{r}}$ 为与 a-Si 界面态有关的参量;E_{opt} 为光学禁带宽度;T 为温度;q 为电子电荷;d 为 a-Si 的厚度。

由式(5)可知,随着沟道 a-Si 的厚度增加,关态漏电流会升高,这与本文的实验结果一致。

并且 a-Si 厚度也会影响阈值电压^[7],厚度在一定变化范围内,开启电压保持稳定,当厚度减小到一定临界值,a-Si 与沟道钝化绝缘层界面会形成背沟道电荷层,从而会产生一个反向偏置电压,导致阈值电压偏大。从图 10~图 12 可知,在正栅压偏应力作用下,亚阈值区、饱和区和线性区都向正向漂移。根据 M. J. Powell 等人提出 Defect Pool 模型^[8],阈值电压的漂移,是由于在偏置电压的作用下,弱 Si-Si 键断裂形成悬挂键,并与积累的空穴或电荷发生反应产生缺陷态,从而导致阈值电压漂移。所以,本文认为,有源层沟道刻蚀过程中,如果 a-Si 被轰击刻蚀量过多,a-Si 膜层遭受的破坏就会增大,从而导致 a-Si 与背沟道绝缘层的界面缺陷增多,影响阈值电压稳定性。因此,通过本文 a-Si 的刻蚀量和刻

蚀均一性的工艺改善,可使 TFT 电学性质的均一性和稳定性得到提高。

5 结 论

通过本文实验分析可知,在 TFT 有源层沟道干法刻蚀的工艺过程中,适当降低 source power/bias power 的比值及反应气体 SF_6/Cl_2 的比例,同时降低反应气体压强,对改善沟道非晶硅刻蚀均一性和光照漏电流(photo I_{off})的均匀性等电学性质有着明显的效果。综上所述,通过上述参数的优化调整,可以改善产品的导电非晶硅有源层的刻蚀均一性,从而提高产品的电学特性的均匀性和稳定性,提升产品的良率和显示品质。

参 考 文 献:

- [1] 邵喜斌. 液晶显示技术的最新进展[J]. 液晶与显示, 2000, 15(3): 163-170.
Shao X B. Recent progress of liquid crystal display technology [J]. *Chinese Journal of Liquid Crystals and Displays*, 2000, 15(3): 163-170. (in Chinese)
- [2] 童林凤. 2012 年后的平板显示世界[J]. 现代显示, 2007(7): 6-16.
Tong L S. Flat panel displays after 2012[J]. *Advanced Display*, 2007(7): 6-16. (in Chinese)
- [3] 李田生, 谢振宇, 李婧, 等. 有源层刻蚀工艺优化对 TFT-LCD 品质的影响[J]. 液晶与显示, 2013, 28(5): 720-725.
Li T S, Xie Z Y, Li J, *et al.* Effect of active layer etch conditions improvement on TFT-LCD quality [J]. *Chinese Journal of Liquid Crystals and Displays*, 2013, 28(5): 720-725. (in Chinese)
- [4] 闫方亮, 沈世妃, 侯智, 等. A-Si 厚度对 TFT 开关特性的影响[J]. 现代显示, 2011(7): 23-25.
Yan F L, Shen S F, Hou Z, *et al.* Effect of a-silicon thickness on TFT characteristic [J]. *Advanced Display*, 2011(7): 23-25. (in Chinese)
- [5] 宋跃, 邹雪城. A-Si TFT 亚阈特征参数与有源层的厚度效应[J]. 固体电子学研究进展, 2004, 24(1): 20-25.
Song Y, Zou X C. The subthreshold characterization parameter and active layer thickness effect over a-Si TFT [J]. *Research & Process of SSE*, 2004, 24(1): 20-25. (in Chinese)
- [6] 王晓光, 朱晓明, 尹延昭, 等. 等离子体刻蚀工艺的优化研究[J]. 中国新技术新产品, 2010(14): 22.
Wang X G, Zhu X M, Yin Y Z, *et al.* Improvement of plasma etching process [J]. *China New Technologies and Products*, 2010(14): 22. (in Chinese)
- [7] 张少强, 徐重阳, 邹雪城, 等. 薄有源层非晶硅薄膜晶体管特性的研究[J]. 电子学报, 1997, 25(2): 53-56.
Zhang S Q, Xu C Y, Zou X C, *et al.* The Study of The characteristics of a-Si:H TFT with thin active layer structure [J]. *Acta Electronic Sinica*, 1997, 25(2): 53-56. (in Chinese)
- [8] Powell M J, Van Berkel C, Franklin, A R, *et al.* Defect pool in amorphous-silicon thin-film transistors[J]. *Phys. Rev. B*, 1992, 45(8): 4160-4170. (in Chinese)

作者简介: 王守坤(1982—), 男, 山东人, 硕士研究生, 高级研究员, 主要从事 TFT-LCD 工艺的研究。E-mail: wang-shoukun@boe.com.cn